Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/EP05/051221

International filing date: 16 March 2005 (16.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: DE

Number: 10 2004 016 733.8

Filing date: 05 April 2004 (05.04.2004)

Date of receipt at the International Bureau: 08 April 2005 (08.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in

compliance with Rule 17.1(a) or (b)



BUNDESREPUBLIK DEUTSCHLAND

18. 03. 2005



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen:

10 2004 016 733.8

Anmeldetag:

05. April 2004

Anmelder/Inhaber:

Siemens Aktiengesellschaft, 80333 München/DE

Bezeichnung:

Motorregelungsvorrichtung und entsprechendes

Regelungsverfahren

IPC:

H 02 P 7/44

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 15. Dezember 2004

Deutsches Patent- und Markenamt

Der Präsident

Im Auftrag

Eall?



Beschreibung

Motorregelungsvorrichtung und entsprechendes Regelungsverfahren

Die vorliegende Erfindung betrifft eine Motorregelungsvorrichtung mit einer Regelungskomponente zum Bereitstellen eines Regelungssignals. Darüber hinaus betrifft die vorliegende Erfindung ein entsprechendes Regelungsverfahren.

10

15

20

30

35

Vielfach wird die Geschwindigkeits- bzw. Drehzahlregelung und auch die Lageregelung von Antrieben durch Rauschen und andere Störgrößen nachteilig beeinflusst. Dieses Problem wird anhand des in FIG 1 dargestellten Geschwindigkeitsregelkreises für Linearantriebe näher erläutert. Für den Regelkreis wird eine Sollgeschwindigkeit vref vorgegeben. Von dieser Sollgeschwindigkeit vref wird in einem Addierer Sum1 eine Istgeschwindigkeit vist abgezogen, so dass man ein Abweichungs- bzw. Differenzsignal ev erhält. Das Differenzsignal ev wird in einem Verstärker G1 mit dem Verstärkungsfaktor Kp proportional verstärkt. In dem nachgeschalteten Verstärker G2, Integrierer I1 und Addierer Sum2 wird ein I-Anteil mit Nachstellzeit Tn berücksichtigt. Ein aus dem Addierer Sum2 resultierender Strom i wird durch einen Motor M, der die Regelstrecke darstellt, in eine Linearposition x umgesetzt. Dabei wird der Motor M durch einen Verstärker G3 und zwei nachgeschaltete Integrierer a2v und v2x modelliert. Der Verstärker G3 setzt entsprechend einer Kraftkonstante KF den Strom i in eine Beschleunigung a um. Diese wird in dem ersten Integrierer a2v in eine Geschwindigkeit v und anschließend in dem zweiten Integrierer v2x in eine Position x gewandelt.

Ein Geber G greift die Position x ab, wobei ungewollt ein Störsignal rx zum Lagesignal x addiert wird, was durch den Addierer Sum3 angedeutet ist. Das Störsignal rx entsteht beispielsweise durch Quantisierungsrauschen oder sonstiges Rau-

10

15

20

30

35

schen und andere Störgrößen. Der Geber G liefert somit ein Istlagesignal xist.

Die Geberauswertung A im Rückkopplungszweig dient dazu, das Istlagesignal xist in das Istgeschwindigkeitssignal vist umzusetzen. Hierzu wird mit dem Verzögerungselement D1, dem Addierer Sum4 und dem Verstärker G4 eine zeitdiskrete Differenziation durchgeführt. Üblicherweise arbeiten dabei die Blöcke D1, Sum4, G4, vref, Sum1, G1, G2, I1, Sum2 zeitdiskret, wobei die Taktrate mit der Verzögerungszeit T des Verzögerungselements D1 übereinstimmt. Entsprechend wird auch das Istlagesignal xist nicht kontinuierlich, sondern zeitdiskret mit dieser Taktrate erfasst. Insofern bildet die Geberauswertung A die mit einem Faktor (hier 1/T) gewichtete Differenz aus aktueller und vorangegangener Istlage.

Üblicherweise ist man bestrebt eine möglichst hohe Dynamik zu erzielen, d. h. 1) die Geschwindigkeit v soll eventuellen Änderungen der Sollgeschwindigkeit vref möglichst schnell folgen und 2) sollen sich eventuelle plötzliche Störkräfte, die in FIG 1 einem dort nicht eingezeichneten zusätzlichen additiven Anteil in der Beschleunigung a entsprächen, möglichst nur kurzzeitig auf die Geschwindigkeit v auswirken. Um eine möglichst hohe Dynamik zu erzielen, ist man bestrebt, möglichst hohe Werte für Kp im Verstärker G1 und 1/Tn im Verstärker G2 des Reglers R zu realisieren. In der Praxis sind dem aber Grenzen gesetzt, u. a. deswegen, weil die Störgröße rx den Drehzahlistwert vist verfälscht. D. h. selbst dann, wenn die wahre Geschwindigkeit v mit dem Sollwert vref übereinstimmt, weicht der ermittelte Istwert vist i. a. von vref ab, was bei zu hohem Kp zu überhöhten Motorströmen i und in Folge einerseits zu zusätzlicher Erwärmung und Geräuschbildung und andererseits zu überhöhten Beschleunigungen a und damit auch zu Abweichungen von v vom Sollwert vref führt. Auf diese Weise entsteht auch bei konstantem vref sowohl im Strom i als auch in der Geschwindigkeit v ein unerwünschter zusätzlicher rauschartiger Wechselanteil. Beim Strom i wird dieser

Wechselanteil Stromripple, bei der Geschwindigkeit v Geschwindigkeitswelligkeit genannt.

Ziel ist es nun, eine Modifikation dahingehend vorzunehmen, dass man Stromripple und Geschwindigkeitswelligkeit bei gegebener Dynamik reduzieren kann bzw. umgekehrt die Regelung (durch Erhöhung von Kp und ggf. von 1/Tn) dynamischer machen kann, ohne gleichzeitig den Stromripple und die Geschwindigkeitswelligkeit zu erhöhen.

10

15

20

30

5

Eine bekannte Modifikation des in FIG 1 dargestellten Regelkreises besteht in der Geschwindigkeitsistwertfilterung gemäß FIG 2. Dabei wird der Geschwindigkeitsistwert vist vor dem Einspeisen in den Addierer Sum1 durch einen Tiefpass TP geglättet. Nachteil dieser Lösung ist jedoch, dass der Tiefpass TP die erzielbare Dynamik begrenzt.

Eine weitere Möglichkeit, um den Stromripple und die Geschwindigkeitswelligkeit zu minimieren besteht darin, das Störsignal rx zu verringern. Hierzu eignet sich beispielsweise ein höher auflösender Geber für die Lageposition x. Durch den höher auflösender Geber lässt sich das Quantisierungsrauschen reduzieren. Der Nachteil eines höher auflösenden Gebers besteht jedoch in den höheren Kosten.

Des Weiteren lässt sich das Störsignal rx beispielsweise durch Oversampling reduzieren, wie dies in dem Vortrag von Roland Kirchberger "Verbesserte Erfassung von Lage und Geschwindigkeit an Hochgeschwindigkeitsspindeln", Lageregelseminar 2001, 26. und 27.10.2001, Stuttgart beschrieben wurde. Nachteilig dabei ist jedoch der höhere Hardware-Aufwand und die Verzögerung des Geschwindigkeitsistwerts vist gegenüber dem wahren Wert v.

Durch die Verwendung eines zusätzlichen Beschleunigungssensors, wie dies in der Druckschrift DE 100 24 394 A1 vorgesehen ist, können die negativen Auswirkungen der Störgröße rx auf die Istgeschwindigkeit vist und damit auch auf den Stromripple und die Geschwindigkeitswelligkeit ebenfalls reduziert werden. Nachteilig dabei ist jedoch der zusätzliche Aufwand für den Beschleunigungssensor und dessen Auswertung.

5

Die Aufgabe der vorliegenden Erfindung besteht somit darin, den Stromripple und die Geschwindigkeitswelligkeit bei gleichbleibender Dynamik der Regelung zu reduzieren und gleichzeitig den Hardware-Aufwand möglichst gering zu halten.

10

Erfindungsgemäß wird diese Aufgabe gelöst durch eine Motorregelungsvorrichtung mit Regelungskomponente zum Bereitstellen eines Regelungssignals, einer Signalteilungseinrichtung zum Aufteilen des Regelungssignals in mindestens zwei Signalanteile, einer Signalverarbeitungseinrichtung, mit der jeder der mindestens zwei Signalteile auf untereinander verschiedene Weise verarbeitbar ist, und einer Addiereinrichtung zum Addieren der verschieden verarbeiteten Signalanteile für eine weitere Verarbeitung.

20

15

Darüber hinaus ist erfindungsgemäß vorgesehen ein Verfahren zum Regeln eines Motors durch Bereitstellen eines Regelungssignals, Aufteilen des Regelungssignals in mindestens zwei Signalanteile, Verarbeiten jedes der mindestens zwei Signalanteile auf untereinander verschiedene Weise und Addieren der verschieden verarbeiteten Signalanteile für eine weitere Verarbeitung.

30

35

Durch das Aufspalten eines Regelungssignals, insbesondere der Geschwindigkeitsabweichung in mindestens zwei Anteile können diese unterschiedlichen Reglern zugeführt werden. Gegenüber dem Stand der Technik mit der Geschwindigkeitsistwertfilterung entsprechend FIG 2 besteht der Vorteil somit darin, dass entsprechend der vorliegenden Erfindung die Filterung nicht auf die gesamte Regelabweichung angewendet wird, sondern nur auf den Teil, für den die Filterung aufgrund der Störgröße benötigt wird.

Vorzugsweise ist einer der abgespaltenen Signalanteile ein bezogen auf die Signalamplitude höherwertiger Signalanteil und ein anderer ein niederwertiger Signalanteil. Dies hat den Vorteil, dass speziell die niederwertigen Signalanteile, die in erster Linie durch Rauschen und Störgrößen verändert sind, speziell behandelt werden können. So ist es günstig, wenn die Signalverarbeitungseinrichtung in dem Signalpfad für den niederwertigen Signalanteil einen Tiefpass aufweist. Dadurch lassen sich hochfrequente Störanteile aus dem Gesamtsignal entfernen.

Darüber hinaus kann die Signalverarbeitungseinrichtung in dem Signalpfad für den niederwertigen Signalanteil einen oder mehrere Bandsperren aufweisen. Dadurch können gezielt Frequenzanteile, die durch Störungen hervorgerufen werden, aus dem Signal ausgefiltert werden.

Bei einer weiterentwickelten Motorregelungsvorrichtung kann neben einem Lagesensor auch ein Beschleunigungssensor zur Erfassung der Bewegung eines Verstellelements vorgesehen sein, so dass eine entsprechende Istgröße gewonnen werden kann. Durch diese parallele Istwerterfassung können die Störanteile in der Istgeschwindigkeit vist minimiert werden, indem diese Istgeschwindigkeit vist nicht wie in FIG 1, sondern beispielsweise so wie in DE 100 24 394 A1 beschrieben, ermittelt wird.

In der erfindungsgemäßen Motorregelungsvorrichtung bzw. für das entsprechende Verfahren kann darüber hinaus eine Abtast- einrichtung zum mehrfachen Abtasten einer zu erfassenden Größe innerhalb eines Zeitschritts unter Gewinnung mehrerer Abtastwerte und zum Liefern eines gemittelten Abtastwerts in dem Zeitschritt als Istgröße vorgesehen sein. Auf diese Weise kann ein Oversampling des abzutastenden Signals gewährleistet und eine entsprechende Reduzierung des Störsignals rx erzielt werden.

Die in der erfindungsgemäßen Motorregelungsvorrichtung vorgesehene Regelungskomponente kann eine Subtraktionseinrichtung zum Subtrahieren einer Istgröße von einer Sollgröße unter Bereitstellung eines Differenzsignals darstellen, wobei die Signalteilungseinrichtung zur Aufteilung des Differenzsignals der Subtraktionseinrichtung nachgeschaltet ist. Alternativ könnte auch die Aufspaltung in dem Rückkopplungszweig vor der Subtraktionseinrichtung erfolgen. Wenn ein Eingriff in den Regler R gegenüber einem Eingriff in die Geberauswertung A keinen Nachteil darstellt, bietet diese Alternative keinen Vorteil gegenüber der ursprünglichen Lösung. Andernfalls ist diese Lösung jedoch, insbesondere dann vorteilhaft, wenn vorzugsweise der Fall vref = 0 interessiert oder das Störsignal rx im Wesentlichen durch Quantisierungsrauschen verursacht wird und dafür gesorgt wird, dass vref immer mögliche Quantisierungsstufen von vist annimmt.

Die vorliegende Erfindung ist anhand der beigefügten Zeichnungen näher erläutert, in denen zeigen:

20

5

10

15

- FIG 1 einen Geschwindigkeitsregelkreis entsprechend dem Stand der Technik;
- FIG 2 einen Geschwindigkeitsregelkreis mit Geschwindigkeitsistwertfilterung entsprechend dem Stand der Technik;
- FIG 3 einen Geschwindigkeitsregelkreis mit Signalaufteilung entsprechend der vorliegenden Erfindung; und
- FIG 4 ein Blockschaltbild für eine erfindungsgemäße Lageregelung.

30

Die nachfolgend näher erläuterten Ausführungsbeispiele stellen bevorzugte Ausführungsformen der vorliegenden Erfindung dar.

Die in FIG 3 wiedergegebene erfindungsgemäße Geschwindigkeitsregelung besteht im Wesentlichen aus den Komponenten, die bereits im Zusammenhang mit FIG 1 vorgestellt wurden. Dem dort beschriebenen Regler R ist jedoch hier ein nicht linearer Regler NR vorgeschaltet. In ihm wird die Geschwindigkeitsabweichung ev in zwei Anteile aufgespaltet, wie es in
ähnlicher Weise auch bei einer Binärzahl mit der Aufspaltung
in höherwertige Bits und niederwertige Bits möglich ist. Im
vorliegenden Fall entsteht durch die Aufspaltung ein höherwertiger Anteil evhi und ein niederwertiger Anteil evlo mit
evhi + evlo = ev.

Anschaulich entspricht dabei der niederwertige Anteil evlo in etwa demjenigen Signalpegel, der von der Störgröße rx verursacht wird. Mit dem höherwertigen Anteil wird nun so verfahren wie beim Stand der Technik nach FIG 1, während der niederwertige Anteil z. B. a) vorher gefiltert oder b) nur dem I-Glied zugeführt wird. Dies ist möglich, da die Störgröße rx mittelwertfrei ist. Für den Fall a) ist in FIG 3 ein Blockschaltbild angegeben.

Der Signalausgang des Addierers Sum1 wird in zwei Signalpfade 20 aufgespaltet. In einem der Signalpfade ist ein Begrenzer B angeordnet. Dieser begrenzt die Signalamplitude entsprechend einer gewünschten Sättigungsfunktion, z. B.

$$evlo = \begin{cases} -Q & \text{für } ev < -Q \\ ev & \text{für } -Q \le ev \le Q \\ Q & \text{für } Q < ev \end{cases}$$

30

35

mit einer positiven Konstanten Q. Das resultierende Signal evlo umfasst nur die niederwertigen Anteile des ursprünglichen Signals ev. In einem Addierer Sum5 wird der Signalanteil evlo von dem ursprünglichen Signal ev abgezogen, woraus der höherwertige Signalanteil evhi resultiert. Der höherwertige Signalanteil, der beispielsweise aus einem Lastwechsel des Motors herrührt und damit einer tatsächlichen Änderung der Geschwindigkeit v entspricht, wird unverarbeitet einem Addierer Sum6 zugeführt. Die niederwertigen Signalanteile evlo werden hingegen in einem Filter F gefiltert, bevor sie dem

15

20

Addierer Sum6 zugeführt werden. In dem Addierer Sum6 werden die beiden Signalanteile wieder zu einem gemeinsamen Signal addiert und dem Regler R bzw. dessen Verstärker G1 zugeführt.

Der Begrenzer B sorgt dafür, dass die Amplitude des niederwertigen Anteils evlo in etwa dem von dem Störsignal rx in dem Istgeschwindigkeitssignal vist verursachten Signalanteil entspricht. Für das Filter lässt sich beispielsweise der Tiefpass TP aus FIG 2 einsetzen. In diesem Fall ist die Geschwindigkeits- bzw. Drehzahlistwertglättung nur für den Signalanteil wirksam, für den sie auch tatsächlich benötigt wird. Alternativ oder zusätzlich lässt sich im Filter F auch eine oder mehrere Bandsperren mit einstellbarer Sperrfrequenz implementieren, deren Sperrfrequenz(en) beispielsweise so nachgeführt wird, dass sie einem ganzzahligen Vielfachen der Strichfrequenz des Gebers, dessen Geberrad eine vorbestimmte Anzahl an abzutastenden Strichen aufweist, entspricht. Oft hat nämlich der Geschwindigkeitsistwert vist bei solchen Frequenzen erhebliche Störanteile.

Grundsätzlich besteht auch die Möglichkeit, dass das Signal der Geschwindigkeitsabweichung ev in mehr als zwei Anteile aufgespaltet wird und die nicht lineare Regelung in diesen Anteilen individuell durchgeführt wird. Darüber hinaus besteht auch die Möglichkeit, wie dies oben bereits erwähnt ist, parallel zu dem Lagesensor einen Beschleunigungssensor einzusetzen, um Rauschen bzw. Störanteile zu unterdrücken. Ferner kann der Geber G auch ein Oversampling ermöglichen.

Der nicht lineare Regelschritt kann anstelle vor der Regelung R auch zwischen der Geberauswertung A und dem Addierer Suml für das Istgeschwindigkeitssignal vist durchgeführt werden. Diese Alternative ist zwar weniger vorteilhaft, sie bietet sich aber bei bestehenden Regelkreisen an, bei denen beispielsweise nur das Istgeschwindigkeitssignal vist zugänglich ist.

15

Der erfindungsgemäße Regelmechanismus kann auch für eine Lageregelung verwendet werden. Diese kann in üblicher Weise ohne Umwandlung in Geschwindigkeitssignale aufgebaut werden. Alternativ kann sie aber auch unter Ausnutzung der Geschwindigkeitsregelung von FIG 3 realisiert werden. Ein entsprechendes Blockschaltbild ist in FIG 4 wiedergegeben, wobei der Geschwindigkeitsregelkreis von FIG 3 durch das gestrichelte Rechteck GR angedeutet ist. Das Istlagesignal wird für die Lageregelung einem Addierer Sum7 zugeführt, der dieses Signal von einem Solllagewert xref subtrahiert. Der anschließende Verstärker G5 wandelt das Lagedifferenzsignal in den Geschwindigkeitssollwert vref. Dabei kann alternativ zwischen den Ausgang des Addierers Sum7 und dem Eingang des Verstärkers G5 ein nichtlinearer Regler von der Art des nichtlinearen Reglers NR aus FIG 3 geschaltet sein. Somit kann der Regelkreis von FIG 3 sowohl für die Geschwindigkeitsregelung als auch für die Lageregelung verwendet werden.

15

20

Patentansprüche

- 1. Motorregelungsvorrichtung mit
- Regelungskomponente (Sum1) zum Bereitstellen eines Regelungssignals (ev),
- gekennzeichnet durch
- eine Signalteilungseinrichtung (B, Sum5) zum Aufteilen des Regelungssignals (ev) in mindestens zwei Signalanteile (evlo, evhi),
- 10 eine Signalverarbeitungseinrichtung (F), mit der jeder der mindestens zwei Signalteile (evlo, evhi) auf untereinander verschiedene Weise verarbeitbar ist, und
 - eine Addiereinrichtung (Sum6) zum Addieren der verschieden verarbeiteten Signalanteile für eine weitere Verarbeitung.
 - 2. Motorregelungsvorrichtung nach Anspruch 1, wobei einer der Signalanteile ein bezogen auf die Signalamplitude höherwertiger Signalanteil (evhi) und ein anderer ein niederwertiger Signalanteil (evlo) ist.
 - 3. Motorregelungsvorrichtung nach Anspruch 2, wobei die Signalverarbeitungseinrichtung (F) in einem Signalpfad für den niederwertigen Signalanteil (evlo) einen Tiefpass aufweist.
 - 4. Motorregelungsvorrichtung nach Anspruch 2 oder 3, wobei die Signalverarbeitungseinrichtung (F) in einem Signalpfad für den niederwertigen Signalanteil (evlo) einen oder mehrere Bandsperren aufweist.
- 30 5. Motorregelungsvorrichtung nach einem der vorhergehenden Ansprüche, die einen Lagesensor (G) und einen Beschleunigungssensor zur Erfassung der Bewegung eines Verstellelements aufweist.
- 35 6. Motorregelungsvorrichtung nach einem der vorhergehenden Ansprüche, die eine Abtasteinrichtung zum mehrfachen Abtasten einer zu erfassenden Größe innerhalb eines Zeitschritts unter

Gewinnung mehrerer Abtastwerte und zum Liefern eines gemittelten Abtastwerts in dem Zeitschritt als Istgröße aufweist.

- 7. Motorregelungsvorrichtung nach einem der vorhergehenden
 5 Ansprüche, wobei die Regelungskomponente (Sum1) eine Subtraktionseinrichtung zum Subtrahieren einer Istgröße (vist) von einer Sollgröße (vref) unter Bereitstellung eines Differenzsignals (ev) darstellt und die Signalteilungseinrichtung (B, Sum5) zur Aufteilung des Differenzsignals (ev) der Subtraktionseinrichtung nachgeschaltet ist.
 - 8. Verfahren zum Regeln eines Motors durch
 - Bereitstellen eines Regelungssignals (ev),
 - gekennzeichnet durch
- 15 Aufteilen des Regelungssignals (ev) in mindestens zwei Signalanteile (evlo, evhi),
 - Verarbeiten jedes der mindestens zwei Signalanteile (evlo, evhi) auf untereinander verschiedene Weise und
 - Addieren der verschieden verarbeiteten Signalanteile für eine weitere Verarbeitung.
 - 9. Verfahren nach Anspruch 8, wobei das Regelungssignal (ev) in einen bezogen auf die Signalamplitude höherwertigen Signalanteil (evhi) und einen niederwertigen Signalanteil (evlo) aufgeteilt wird.
 - 10. Verfahren nach Anspruch 9, wobei der niederwertige Signalanteil (evlo) mit einem Tiefpass gefiltert wird.
- 30 11. Verfahren nach Anspruch 9 oder 10, wobei der niederwertige Signalanteil (evlo) mit einem oder mehreren Bandsperren gefiltert wird.
- 12. Verfahren nach einem der Ansprüche 8 bis 11, wobei ein Lagesignal (xist) und ein Beschleunigungssignal jeweils als Istgröße erfasst werden.

- 13. Verfahren nach einem der Ansprüche 8 bis 12, wobei eine zu erfassende Größe innerhalb eines Zeitschritts unter Gewinnung mehrerer Abtastwerte abgetastet und ein gemittelter Abtastwert in dem Zeitschritt als Istgröße geliefert wird.
- 14. Verfahren nach einem der Ansprüche 8 bis 13, wobei das Regelungssignal (ev) ein Differenzsignal zwischen einer Istgröße (vist) und einer Sollgröße (vref) ist und dieses Differenzsignal in mindestens zwei Signalanteile (evlo, evhi) aufgeteilt wird.

5

10

15

Zusammenfassung

Motorregelungsvorrichtung und entsprechendes Regelungsverfahren

Bei einer Geschwindigkeitsregelung sollen Stromripple und Geschwindigkeitswelligkeit bei gleichbleibender Dynamik reduziert werden, wobei der zusätzliche Hardware-Aufwand möglichst gering gehalten werden soll. Hierfür ist vorgesehen, ein Regelungssignal, insbesondere eine Geschwindigkeitsabweichung (ev) in mindestens zwei Signalanteile (evhi und evlo) aufzuteilen. Jeder der mindestens zwei Signalanteile (evhi und evlo) werden auf unterschiedliche Weise verarbeitet. Insbesondere kann der niederwertige Anteil (evlo) durch ein Tiefpassfilter (F) geglättet werden. In einem nachgeschalteten Addierer (Sum6) werden die verschieden verarbeiteten Signalanteile schließlich wieder für die weitere Regelung ad-

20 FIG 3

diert.

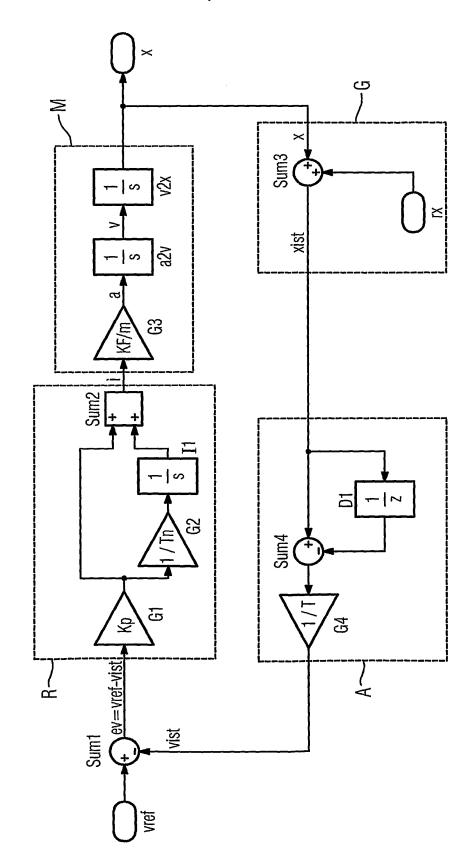


FIG 1

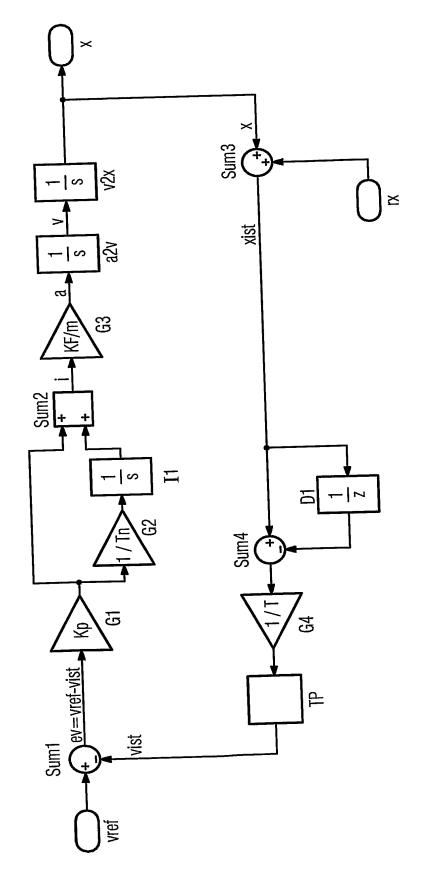


FIG 2

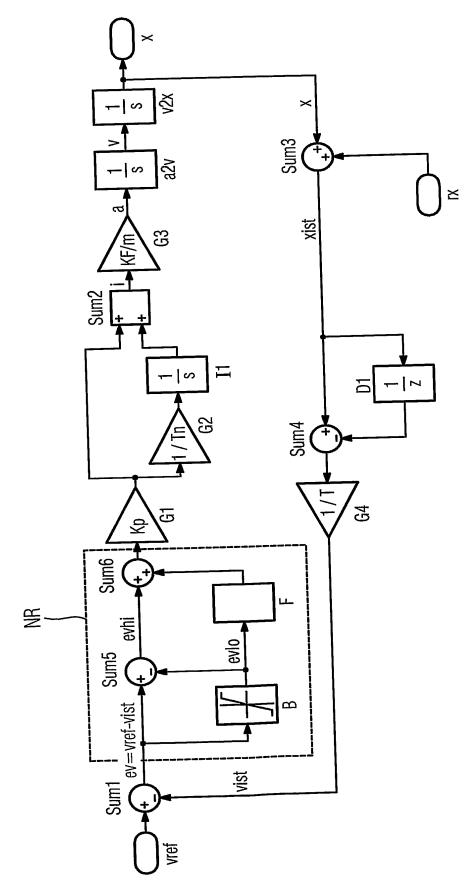


FIG 3

FIG 4

